

МЕТОД ПОСТРОЕНИЯ ОПТИЧЕСКИХ ВЫЧИСЛИТЕЛЕЙ

DOI: 10.36724/2072-8735-2025-19-6-33-42

Каменский Владислав Валерьевич,
Ростовский государственный университет путей
сообщения, г. Ростов-на-Дону, Россия,
kam-vladislav@yandex.ru

Manuscript received 24 April 2025;
Accepted 30 May 2025

Соколов Сергей Викторович,
Московский технический университет связи и
информатики, Москва, Россия, s.v.s.888@yandex.ru

Лагунова Елена Олеговна,
Ростовский государственный университет путей
сообщения, г. Ростов-на-Дону, Россия,
lagunova@rambler.ru

Ключевые слова: оптическое устройство для
возведения в степень, двоичный позиционный код,
возведение в степень, гигагерцовый диапазон,
оптический разветвитель, транспарант,
оптический объединитель

Показана необходимость в разработке новых подходов к созданию высокопроизводительных средств вычислительной техники способных удовлетворить самые высокие требования сегодняшнего дня. Проведен анализ существующих алгоритмов увеличения скорости умножения как основной операции при возведении в квадрат и более высокие степени. Существующие методы основаны на оптимизации переноса в старший разряд возникающего при суммировании частных произведений. В рамках исследования были представлены теоретические основы построения быстродействующего вычислителя степени числа, представленного в двоичном коде. Предложенный способ позволяет производить вычисление результата возведения в степень без использования операции суммирования с переносом, что может значительно ускорить процесс вычисления. Способ позволяет свести к минимуму количество частных произведений на основе положений многочленной (полиномиальной) теоремы и последующей минимизации полученных уравнений. Одним из способов существенного увеличения производительности вычислительных устройств является построение устройств на основе оптических технологий. Была разработана функциональная схема оптического устройства для возведения в степень. Реализация этой схемы основана на использовании технологически отработанных оптических элементов, таких как оптические разветвители, объединители, транспаранты и другие. Представлена методика определения перечня необходимых частных произведений. Были выведены формулы для расчёта интенсивности оптических сигналов на выходе транспарантов. Был проведён анализ производительности оптического вычислителя и показаны его основные преимущества по сравнению с традиционными электронными устройствами. Детально изложен принцип работы, как составных элементов, так и оптического устройства для возведения в степень в целом. Минимальное количество элементов и ускоренная скорость вычислений делают устройство возведения в степень перспективным при построении технических средств систем связи и инфокоммуникаций.

Информация об авторах:

Каменский Владислав Валерьевич, доцент, к.т.н., Ростовский государственный университет путей сообщения, Ростов-на-Дону, Россия, ORCID: 0000-0002-0704-8686

Соколов Сергей Викторович, профессор, д.т.н., Московский технический университет связи и информатики, Москва, Россия, ORCID: 0000-0002-5246-841X

Лагунова Елена Олеговна, профессор, д.т.н., Ростовский государственный университет путей сообщения, г. Ростов-на-Дону, Россия, ORCID: 0000-0002-2761-8068

Для цитирования:

Каменский В.В., Соколов С.В., Лагунова Е.О. Метод построения оптических вычислителей // Т-Сотм: Телекоммуникации и транспорт. 2025. Том 19. №6. С. 33-42.

For citation:

V.V. Kamenskij, S.V. Sokolov, E.O. Lagunova, "The method of building optical computers," *T-Comm*, 2025, vol. 19, no.6, pp. 33-42. (in Russian)

Введение

Современные вычислительные системы, основанные на традиционных технологиях, всё чаще не справляются с постоянно растущими требованиями к скорости обработки данных, объемы которых непрерывно увеличиваются. Несмотря на значительные успехи в развитии технологий на основе электронных компонентов, дальнейшее повышение производительности вычислительных устройств сталкивается с тремя фундаментальными пределами: термодинамическим, квантово-механическим и ограничением, связанным со скоростью распространения сигналов. Эти барьеры делают практически невозможным существенное улучшение характеристик существующих электронных систем.

В связи с этим возникает необходимость в разработке новых подходов к созданию высокопроизводительных вычислительных средств, основанных на принципах, отличных от традиционных. Одним из таких подходов может стать использование альтернативных физических принципов. При этом важно учитывать, что в процессе реализации различных алгоритмов, таких как шифрование, масштабирование и цифровая обработка сигналов, ключевыми операциями являются умножение и возведение в степень. Эти операции требуют особого внимания при проектировании новых вычислительных систем.

Традиционный способ умножения основан на вычислении частных произведений с последующим их последовательным сложением с учетом переноса. Для реализации этого процесса используются такие функциональные элементы, как полусумматоры и сумматоры. Однако такой подход имеет существенный недостаток: необходимость последовательного выполнения операций сложения и обработки переноса значительно снижает общую производительность вычислительной системы. Это связано с тем, что каждая операция сложения и переноса требует времени, что приводит к задержкам и ограничивает скорость выполнения умножения. В результате традиционные методы умножения становятся узким местом в высокопроизводительных вычислениях, особенно при работе с большими объемами данных. Это подчеркивает необходимость поиска альтернативных подходов, которые могли бы минимизировать временные задержки и повысить эффективность выполнения арифметических операций.

Для повышения скорости выполнения операции умножения и снижения аппаратных затрат в современных вычислительных системах разработаны различные оптимизированные методы. Эти подходы направлены на сокращение количества операций сложения, необходимых для получения результата, или на параллельную обработку нескольких разрядов, что позволяет ускорить вычисления. Среди таких методов можно выделить:

1) Использование алгоритмов быстрого умножения. Например, алгоритм Карацубы или алгоритм Шёнхаге-Штрассена, которые уменьшают количество операций сложения и умножения за счет рекурсивного разбиения чисел на меньшие части.

2) Параллельная обработка разрядов: Применение параллельных схем, таких как дерево Уоллеса, позволяет одновременно обрабатывать несколько частичных произведений, что значительно сокращает время выполнения операции.

3) Использование предварительных вычислений: Некоторые методы предполагают хранение заранее вычисленных значений, что позволяет избежать повторных вычислений и ускорить процесс умножения.

4) Оптимизация аппаратной реализации: Современные процессоры и специализированные вычислительные устройства (например, FPGA) используют конвейеризацию и параллелизм для одновременной обработки нескольких этапов умножения.

Эти методы позволяют не только ускорить выполнение операции умножения, но и снизить энергопотребление и аппаратные затраты, что особенно важно для высокопроизводительных систем и устройств с ограниченными ресурсами.

Алгоритмы Бута и Лемана, хотя и позволяют сократить количество операций при выполнении умножения, всё же не обеспечивают достаточной скорости для обработки данных в реальном времени. Это связано с их последовательной природой и необходимостью выполнения множества шагов, что ограничивает их производительность.

Более эффективным подходом является использование матричного умножения чисел, например, в умножителе Брауна. Этот метод основан на применении логических элементов «И», сумматоров и полусумматоров, что позволяет организовать параллельную обработку данных. Однако даже такие матричные умножители, несмотря на их преимущества, имеют существенный недостаток – значительное время вычисления, обусловленное необходимостью обработки большого количества частичных произведений и их суммирования.

Для дальнейшего ускорения процедуры умножения применяются методы работы с числами в дополнительном коде. Например, модифицированная версия матричного умножителя Бо и Були, а также умножитель Пезариса, в котором используются четыре вида сумматоров, позволяют оптимизировать процесс. Тем не менее, даже эти усовершенствованные методы не решают проблему полностью, так как матричные умножители по-прежнему требуют значительных временных затрат.

Существующие электронные умножители, включая матричные и основанные на алгоритмах Бута, Лемана и других, имеют ограниченное быстродействие, которое, как правило, не превышает 100 МГц. Это делает их недостаточно эффективными для решения задач, требующих высокой скорости обработки данных, таких как инфокоммуникации, радиолокация, беспилотное управление, навигация и другие области, где критически важны минимальные задержки и высокая производительность.

Таким образом, несмотря на прогресс в разработке алгоритмов и аппаратных решений для умножения, проблема высокой вычислительной сложности и временных задержек остается актуальной. Это подчеркивает необходимость поиска новых подходов, таких как использование альтернативных физических принципов или квантовых вычислений, которые могли бы обеспечить существенное повышение производительности.

В связи с этим становится очевидной необходимость поиска принципиально новых подходов к созданию быстродействующих вычислительных устройств. Одним из перспективных направлений является использование оптических технологий, которые позволяют использовать преимущества света для выполнения вычислений. Использование оптических

технологий для реализации цифровых умножителей открывает новые возможности для создания высокопроизводительных вычислительных систем, способных удовлетворить растущим современным требованиям. В дальнейшем рассмотрим один из возможных подходов к реализации оптических вычислителей, который может стать ключом к решению проблемы быстрого действия в цифровых вычислениях.

1 Материалы и методы

Оптические технологии представляют собой направление, основанное на использовании света для передачи, приема, хранения и обработки информации. Благодаря своим уникальным свойствам, таким как высокая скорость передачи данных, низкие потери сигнала и возможность параллельной обработки, оптические технологии уже заняли прочные позиции в различных областях, особенно в телекоммуникациях. В телекоммуникационных системах оптические технологии широко применяются в оптоволоконных сетях, где свет используется для передачи данных на большие расстояния с минимальными задержками и потерями. Это позволяет обеспечивать высокую пропускную способность и надежность связи, что критически важно для современных инфокоммуникационных систем.

Кроме того, оптические технологии постепенно начинают внедряться в технические средства вычислительных систем. Одним из примеров являются оптические компьютеры, в которых свет используется для выполнения вычислений. Такие системы обладают потенциалом для преодоления ограничений традиционных электронных вычислителей, таких как тепловыделение, задержки распространения сигналов и квантово-механические эффекты. Оптические компьютеры могут обеспечить значительное увеличение производительности за счет параллельной обработки данных и высокой скорости передачи информации.

Таким образом, оптические технологии уже доказали свою эффективность в телекоммуникациях и начинают играть важную роль в развитии вычислительных систем. Их применение в оптоволоконных сетях и оптических компьютерах открывает новые возможности для создания высокопроизводительных и энергоэффективных решений, что делает их перспективным направлением для дальнейших исследований и разработок.

Первые оптические элементы, такие как линзы, призмы, зеркала и транспаранты, заложили основу для развития оптических технологий. Эти элементы использовались для управления световыми пучками, фокусировки, разделения и преобразования света, что позволило создать первые оптические приборы и системы. Однако с развитием технологий и появлением новых материалов и методов обработки, оптические элементы стали значительно миниатюризироваться и усложняться. Современные оптические элементы, такие как микролинзы, дифракционные решетки, фотонные кристаллы, интегральные оптические схемы и метаматериалы, имеют сверхмалые размеры и высокую точность. Это позволяет создавать компактные и высокопроизводительные устройства для обработки информации.

Для работы любого оптического устройства необходим источник оптического излучения, который преобразует электрическую энергию в световую. Источники оптического

излучения могут работать в широком диапазоне длин волн – от 10 нм до 1 мм это могут быть лампы или светодиоды. Лампы излучают свет на основе различных физических принципов. Это могут быть лампы накаливания, люминесцентные, дуговые, газоразрядные. Светодиоды получили более широкое распространение в оптических устройствах за счет компактности и энергоэффективности. Если требуется высокая интенсивность оптического излучения, то используются лазеры. Лазеры создают не просто мощные лучи оптического излучения, но и обладают уникальным свойством – когерентностью. Когерентность означает, что световые волны, излучаемые лазером, имеют одинаковую частоту, фазу и направление. Это свойство делает лазерные лучи чрезвычайно узконаправленными и позволяет фокусировать их в очень маленькие точки с высокой интенсивностью. Кроме этого, существуют разработки источников оптического излучения на основе фотонных кристаллов, квантовых точек, суперлюминесцентных диодов и др.

Для создания оптических вычислительных систем и других сложных оптических устройств ключевую роль играют волноводы, оптические разветвители и оптические объединители. Эти элементы обеспечивают передачу, распределение и объединение оптических сигналов, что делает их основой для построения функциональных оптических схем.

Волноводы позволяют передавать оптический сигнал от источника к приемнику по любой траектории и практически, без его ослабления.

Оптические разветвители – это устройства, которые разделяют один входной оптический сигнал на несколько выходных сигналов. В зависимости от конструкции, разветвитель может разделять сигнал на два, три или большее количество выходов. Однако с увеличением количества выходов интенсивность сигнала на каждом из них уменьшается. Разветвители используются для распределения оптического сигнала между различными каналами или устройствами, что обеспечивает гибкость и масштабируемость оптических систем.

Оптические объединители выполняют обратную функцию: они объединяют несколько входных оптических сигналов в один выходной. Интенсивность выходного сигнала равна сумме интенсивностей входных сигналов. Объединители используются для интеграции данных от нескольких источников или устройств, что позволяет создавать сложные оптические схемы с высокой степенью интеграции. [16].

Оптические волноводы, оптические разветвители и оптические объединители сами по себе не способны выполнять логические операции, которые являются основой для построения любых вычислительных устройств. Эти элементы обеспечивают передачу, распределение и объединение оптических сигналов, но для реализации логических функций необходимы устройства, способные выполнять нелинейные преобразования сигналов. Такими устройствами могут быть трансфазоры или оптически связанные волноводы. Интенсивность сигналов на выходе этих элементов скачкообразно изменяется при плавном изменении сигнала на входе.

Далее в качестве одного из вариантов рассмотрено оптоэлектронное пороговое устройство. Его основное преимущество заключается в простоте реализации и высокой технологичности, что делает их привлекательными для практического применения.

Оптическое пороговое устройство является нелинейным устройством, построенным на последовательно соединенных фотодиоде VD и резисторе R .

Фотодиод VD обеспечивает прием оптических сигналов с выходов оптических разветвителей S_i . Функционирование фотодиода VD осуществляется в режиме, обеспечивающем его максимально возможное быстродействие (режим фотоприемника). Схема фотоприемника VD питается постоянным током: положительный потенциал подается на один из выводов резистора R , а отрицательный потенциал подается на анод фотодиода VD . Источником оптического сигнала является светодиод HL . Напряжение между анодом фотодиода VD и положительным потенциалом источника питания является достаточным для срабатывания светодиода HL . Оптический сигнал с выхода светодиода HL поступает на выход оптического порогового устройства.

В разработанном оптическом устройстве для возведения в степень используются три группы оптических пороговых устройств.

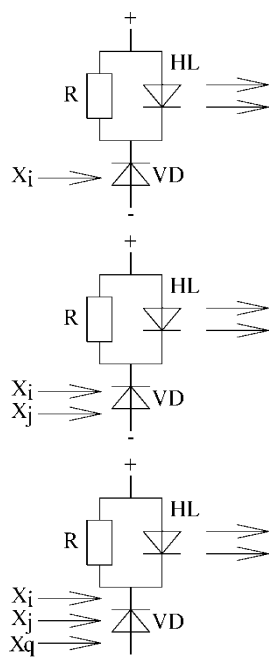


Рис. 1. Функциональные схемы оптических пороговых устройств

Первая группа оптических пороговых устройств F_{1i} имеет один вход и один выход, и работает следующим образом.

Если интенсивность оптического входного сигнала меньше 0,5 усл. ед. то интенсивность оптического выходного сигнала на его выходе будет равна 0.

Если интенсивность оптического входного сигнала равна 1 усл.ед., то на выходе интенсивность оптического сигнала будет равна U_i . Первая группа оптических пороговых устройств F_{1i} является повторителем и усилителем входного сигнала. Сигнал на выходе повторяет логический сигнал на входе. Интенсивность оптического сигнала на выходе оптического порогового устройства F_{1i} увеличивается в U_i раз.

$$\begin{cases} y = U_i, & \text{если } x_i = 1, \\ y = 0, & \text{если } x_i = 0 \end{cases}$$

Вторая группа оптических пороговых устройств F_{2i} имеет два входа и один выход, и работает следующим образом.

С учетом того, что входные оптические сигналы x_i и x_j являются двоичными, операцию умножения можно заменить операцией логического «И», а функцию порогового устройства в этом случае представить следующим образом:

$$\begin{cases} y = 1, & \text{если } x_i = 1 \text{ и } x_j = 1, \\ y = 0, & \text{если } x_i = 0 \text{ или } x_j = 0 \end{cases}$$

Для появления сигнала на его выходе необходимо, чтобы интенсивность оптических сигналов на двух входах одновременно составляла не менее 1 усл.ед.

Третья группа оптических пороговых устройств F_{3i} имеет три входа и один выход. Эта группа оптических пороговых устройств работает с тремя оптическими входными сигналами одновременно:

$$\begin{cases} y = 1, & \text{если } x_i = 1 \text{ и } x_i = 1 \text{ и } x_q = 1 \\ y = 0, & \text{если } x_i = 0 \text{ или } x_i = 0 \text{ или } x_q = 0 \end{cases}$$

Для появления сигнала на его выходе необходимо, чтобы интенсивность оптических сигналов на всех трех входах составляла не менее 1 усл.ед. одновременно.

Рассмотрим далее более подробно описание структуры и принципа действия оптического вычислителя.

2 Результаты

Принцип расчета коэффициентов и множителей оптического вычислителя

Оптический вычислитель осуществляет возведение в степень n m -разрядное двоичное число X . В соответствии с многочленной (полиномиальной) теоремой сумму чисел в степени n можно представить в виде набора сумм произведений полиномиального коэффициента на произведение чисел в степени $K_1 \dots K_m$.

$$X^n = (x_1 + x_2 \dots x_m)^n = \sum_{K_1, K_2, \dots, K_m} \binom{n}{K_1, K_2, \dots, K_m} x_1^{K_1} \cdot x_2^{K_2} \dots x_m^{K_m} \quad (1)$$

Сумма коэффициентов $K_1, K_2, \dots, K_m$ равна:

$$K_1 + K_2 + \dots + K_m = n$$

Коэффициент перед произведениями вычисляется по формуле:

$$\binom{n}{K_1, K_2, \dots, K_m} = \frac{n!}{K_1! K_2! \dots K_m!}$$

Общее число слагаемых в формуле (1) равно:

$$L_m^n = (m-1+n)! / ((m-1)!n!)$$

Например, при возведении числа в третью степень выражение (1) принимает вид:

$$X^3 = (x_1 + x_2 \dots x_m)^3 = \sum_{i=1}^{L_1} x_i^3 + E_1 \sum_{i < j}^{L_2} x_i^2 x_j^1 + E_2 \sum_{i < j}^{L_2} x_i^1 x_j^2 + E_3 \sum_{i < j < q}^{L_3} x_i^1 x_j^1 x_q^1 \quad (2)$$

Для простоты дальнейшего изложения заменим элементы двоичного числа $x_1, x_2, \dots, x_m$ буквами a, b и c и будем рассматривать случай возведения числа из трех разрядов в третью степень. Выражение (2) принимает вид:

$$X^3 = (a + b + c)^3 = (a^3b^0c^0 + a^0b^3c^0 + a^0b^0c^3) + \\ + E_1(a^2b^1c^0 + a^2b^0c^1 + a^0b^2c^1) + \\ + E_2(a^1b^2c^0 + a^1b^0c^2 + a^0b^1c^2) + E_3(a^1b^1c^1)$$

Подчеркнем, что сумма показателей степени каждого слагаемого равна трем – это показатель степени, в которое возводится число X .

Учитывая, что любое число, в том числе a, b и c в степени 0 равно 1 получим:

$$X^3 = (a + b + c)^3 = (a^3 + b^3 + c^3) + E_1(a^2b + a^2c + b^2c) + \\ + E_2(ab^2 + ac^2 + bc^2) + E_3(abc) \quad (3)$$

Анаграммы (перестановки букв) после коэффициентов E_1 и E_2 будут иметь вид (aab, aba, baa), (acc, sac, caa), (bcc, cbs, bcc). Коэффициент E_1 равен E_2 и определяется как количество перестановок с повторениями при общем количестве символов равном 3, двух символов a и одного символа b

$$E_1 = E_2 = 3! / (2!1!0!) = 3$$

Анаграммы после коэффициента E_3 будут иметь вид (abc, acb, bac, bca, cab, cba). Коэффициент E_3 определяется как количество перестановок с повторениями одного символа a , одного символа b и одного символа c :

$$E_3 = 3! / (1!1!1!) = 6$$

Анаграммы в первой скобке будут иметь вид (aaa, bbb и ccc). Количество слагаемых $(a^3 + b^3 + c^3)$ определяется количеством перестановок (один символ должен быть в степени 3, два символа должны быть в степени 0, общее количество символов равно 3)

$$L_1 = n! / (n_1!n_2!n_3!) = 3! / (2!1!0!) = 3$$

Количество слагаемых в скобках $(a^2b + a^2c + b^2c)$ и $(ab^2 + ac^2 + bc^2)$ определяется количеством перестановок (один символ должен быть в степени 2, один символ должен быть в степени 1, один символ должен быть в степени 0 из общего количество степеней 3):

$$L_2 = n! / (n_1!n_2!n_3!) = 3! / (1!1!1!) = 3$$

Количество слагаемых в скобке (abc) определяется количеством перестановок (один символ должен быть в степени 1, один символ должен быть в степени 1, один символ должен быть в степени 1 из общего количество степеней 3)

$$L_3 = n! / (n!) = (3! / 3!) = 1$$

Двоичное трехразрядное число, состоящее из трех разрядов, имеет вид:

$$X = 2^2x_3 + 2^1x_2 + 2^0x_1$$

Старший разряд x_1 , младший разряд x_3 . Произведем замену символов a, b и c в формуле (3) в соответствии со следующими выражениями

$$a = 2^2x_3, \quad b = 2^1x_2, \quad c = 2^0x_1$$

Получим выражения для слагаемых формулы (3)

$$a^3 = (2^2x_3)^3 = 2^6x_3^3 = 64x_3^3$$

$$b^3 = (2^1x_2)^3 = 2^3x_2^3 = 8x_2^3$$

$$c^3 = (2^0x_1)^3 = 2^0x_1^3 = x_1^3$$

$$a^2b = (2^2x_3)^2 2^1x_2 = 2^5x_3^2x_2 = 32x_3^2x_2$$

$$b^2a = (2^1x_2)^2 2^2x_3 = 2^4x_2^2x_3 = 16x_2^2x_3$$

$$a^2c = (2^2x_3)^2 x_1 = 2^4x_3^2x_1 = 16x_3^2x_1$$

$$c^2a = (x_1)^2 2^2x_3 = 2^2x_1^2x_3 = 4x_1^2x_3$$

$$b^2c = (2^1x_2)^2 x_1 = 2^2x_1x_2^2 = 4x_1x_2^2$$

$$c^2b = (x_1)^2 2^1x_2 = 2^1x_1^2x_2 = 2x_1^2x_2$$

$$abc = 2^2x_3 \cdot 2^1x_2 \cdot 2^0x_1 = 2^3x_1x_2x_3 = 8x_1x_2x_3$$

$$X^3 = (64x_3^3 + 8x_2^3 + x_1^3) + 3(32x_3^2x_2 + 16x_2^2x_3 + \\ + 16x_3^2x_1 + 4x_1^2x_3 + 4x_1x_2^2 + 2x_1^2x_2) + 6(8x_1x_2x_3)$$

Учитывая, что x_1, x_2, x_3 являются двоичными и могут принимать значения 0 или 1, а 1 в степени n равна 1, то

$$x^2 = x, \quad x^3 = x, \quad x^n = x$$

Упростим следующие выражения

$$32x_3^2x_2 + 16x_2^2x_3 = 32x_3x_2 + 16x_2x_3 = 48x_2x_3$$

$$16x_3^2x_1 + 4x_1^2x_3 = 16x_3x_1 + 4x_1x_3 = 20x_1x_3$$

$$4x_1x_2^2 + 2x_1^2x_2 = 4x_1x_2 + 2x_1x_2 = 6x_1x_2$$

Получим итоговую формулу для возведения трехразрядного двоичного числа в степень 3:

$$X^3 = (64x_3 + 8x_2 + x_1) + 3(48x_2x_3 + 20x_1x_3 + 6x_1x_2) + 6(8x_1x_2x_3) = \\ = 64x_3 + 8x_2 + x_1 + 144x_2x_3 + 60x_1x_3 + 18x_1x_2 + 48x_1x_2x_3 \quad (4)$$

Для проверки предложенного метода построения устройства возведения в степень воспользуемся известной формулой для куба суммы трёх слагаемых:

$$(x + y + z)^3 = x^3 + y^3 + z^3 + 3x^2y + \\ + 3x^2z + 3y^2x + 3y^2z + 3z^2x + 3z^2y + 6xyz \quad (5)$$

Подставим значения $x=4a, y=2b, z=c$ в формулу (5), вычислим каждое слагаемое, упростим с учетом того, что a, b , и c могут принимать значения только 0 или 1, проведем сложение одинаковых множителей и получим выражение 4. Это доказывает возможность вычисления значения числа X в степени 3 путем вычисления суммы слагаемых.

Используя рассмотренный метод можно получить формулу для любого количества разрядов m . Например, для 4 разрядного числа в третьей степени формула будет иметь вид:

$$X^3 = 512x_4 + 64x_3 + 8x_2 + 1x_1 + 1152x_4x_3 + \\ + 480x_4x_2 + 216x_4x_1 + 144x_3x_2 + 60x_3x_1 + 18x_2x_1 + \\ + 384x_4x_3x_2 + 192x_4x_3x_1 + 96x_4x_2x_1 + 48x_3x_2x_1$$

Для 3 разрядного числа в 5 степени формула будет иметь вид:

$$X^5 = 1024x_3 + 32x_2 + x_1 + 6720x_3x_2 + \\ + 2100x_3x_1 + 210x_2x_1 + 6720x_3x_2x_1$$

Функциональная схема оптического вычислителя

Функциональная схема оптического вычислителя, осуществляющего возведение в куб m -разрядного двоичного кода показана на рис.2 и состоит из следующих элементов:

- первой группы оптических пороговых устройств F_{1i} , $i=1,2,\dots,m$;
- второй группы оптических пороговых устройств F_{2i} , $i=1,2,\dots,p$;
- третьей группы оптических пороговых устройств F_{3i} , $i=1,2,\dots,t$;
- оптических разветвителей S_i , $i=1,2,\dots,m$;
- первой группы транспарантов B_{1i} , $i=1,2,\dots,m$;
- второй группы транспарантов B_{2i} , $i=1,2,\dots,p$;
- третьей группы транспарантов B_{3i} , $i=1,2,\dots,t$;
- оптического объединителя C .

Входные сигналы $X_1 \dots X_m$ поступают на входы первой группы пороговых устройств F_{1i} , выходы которых, подключены к входам оптических разветвителей $S_1, \dots, S_i, \dots, S_m$. Интенсивность оптического сигнала на выходе пороговых устройств F_{1i} первой группы равна U_i и определяется количеством необходимых сигналов x_i . Количество сигналов x_i определяется:

- необходимым количеством сигналов i -го разряда x_i для подачи на входы транспарантов первой группы B_{1i} ;
- необходимым количеством сигналов для подачи на входы пороговых устройств второй F_{2i} , и третьей группы F_{3i} .

Количество выходов каждого оптического разветвителя S_i также определяется необходимым количеством сигналов i -го разряда x_i который подается на входы пороговых устройств второй F_{2i} , и третьей группы F_{3i} .

Первые выходы оптических разветвителей S_i подключены ко входам оптических транспарантов первой группы B_{1i} . Остальные выходы оптических разветвителей S_i подключены ко входам пороговых устройств второй и третьей группы F_{2i} , F_{3i} в соответствии с формулой (1).

Выходы второй группы пороговых устройств F_{2i} подключены ко входам второй группы транспарантов B_{2i} , а выходы третьей группы пороговых устройств F_{3i} подключены ко входам третьей группы транспарантов B_{3i} .

Входы питания всех оптических пороговых устройств соединены с выходом источника напряжения (не показаны).

Выходы первой, второй и третьей группы транспарантов B_{1i} , B_{2i} , B_{3i} подключены ко входам оптического объединителя C . Оптические сигналы разной интенсивности с выходов первой, второй и третьей группы транспарантов B_{1i} , B_{2i} , B_{3i} объединяются в общий оптический поток и поступают на выход оптического устройства для возведения в степень.

Принцип действия оптического устройства для возведения в степень

На входы оптического устройства для возведения в степень подается число X , которое требуется возвести в степень 3. Число подается в двоичном позиционном коде " $x_1, x_2, \dots, x_m$ " в виде набора из m бит x_i :

$$X = \sum_{i=1}^m x_i 2^{i-1}$$

Входные оптические сигналы с интенсивностью 1 усл.(овных) ед(иниц) поступают на входы первой группы оптических пороговых устройств F_{1i} .

Если оптический сигнал на входе порогового устройства первой группы F_{1i} равен 0, то оптический сигнал на его выходе также будет равен 0. Если интенсивность оптического сигнала на входе порогового устройства первой группы F_{1i} равна 1, то интенсивность оптического сигнала на его выходе будет равна U_i .

С выхода порогового устройства первой группы F_{1i} оптический сигнал поступает на вход оптических разветвителя S_i . Пройдя оптический разветвитель S_i , оптические сигналы уменьшаются в U_i раз и с интенсивностью 1 усл. ед. поступают на его выходы.

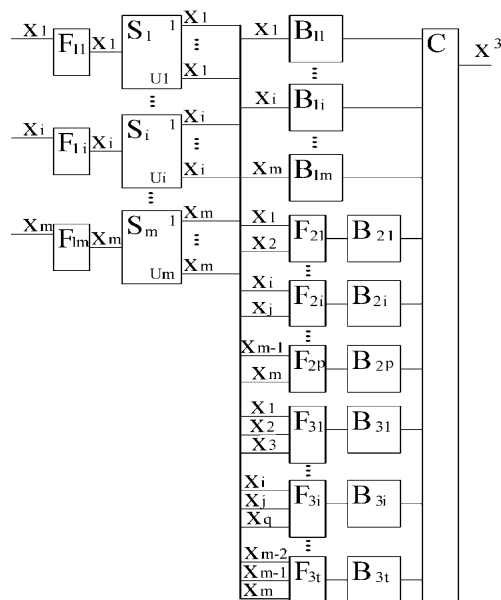


Рис. 2. Функциональная схема оптического вычислителя степени 3

Выходы оптических разветвителей S_i оптически связаны, во-первых, со входами первой группы транспарантов $B_{11} \dots B_{1m}$, во-вторых со входами второй группы оптических пороговых устройств F_{2i} , $i=1,2,\dots,p$ и, в-третьих, со входами третьей группы оптических пороговых устройств F_{3i} , $i=1,2,\dots,t$.

Оптические сигналы с выходов второй и третьей групп оптических пороговых устройств F_{2i} F_{3i} поступают на входы второй и третьей группы оптических транспарантов.

Оптические сигналы с выхода оптического разветвителя S_i и оптического разветвителя S_j попарно поступают на оптическое пороговое устройство F_{2i} .

Три оптических сигнала с выхода оптического разветвителя S_i , оптического разветвителя S_j и оптического разветвителя S_q одновременно поступают на оптическое пороговое устройство F_{3i} .

Оптическому сигналу с входа порогового устройства второй группы F_{2i} , $i=1,2,\dots,m$ удастся его преодолеть только при наличии двух оптических сигналов на входе с интенсивностью 1 усл. ед. Это достигается тем, что порог срабатывания фотодиода VD выбран больше, чем может обеспечить один оптический сигнал с интенсивностью 1 усл. ед.

Оптический сигнал с входа порогового устройства третьей группы F_{3i} , $i=1,2,\dots,m$ поступит на выход только при наличии трех оптических сигналов на входе с интенсивностью 1 усл. ед. Это достигается тем, что порог срабатывания фотодиода VD для пороговых устройств третьей группы выбран, еще больше, чем для пороговых устройств второй группы.

При подаче двух оптических сигналов на пороговые устройства второй группы или трех оптических сигналов на пороговые устройства третьей группы суммарная интенсивность оптического сигнала будет больше порога срабатывания фотодиода VD . Напряжение на светодиоде HL будет достаточным для излучения оптического сигнала интенсивности 1 усл. ед.

Оптические сигналы с выходов пороговых устройств второй F_{2i} и третьей F_{3i} группы поступают на входы оптических транспарантов второй B_{2i} и третьей B_{3i} группы.

Интенсивность оптического сигнала на выходе транспарантов B_{1i} , B_{2i} , B_{3i} , описана ранее (в разделе принцип расчета коэффициентов и множителей оптического вычислителя).

Например, оптический вычислитель при количестве разрядов $m=3$ и степени $n=3$ будет иметь следующую структуру соединений.

К входам оптических пороговых устройств первой группы подключаются сигналы:

- сигнал X_1 подключается к пороговому устройству F_{11}
- сигнал X_2 подключается к пороговому устройству F_{12}
- сигнал X_3 подключается к пороговому устройству F_{13}

При подаче на вход транспарантов оптических сигналов интенсивностью 1 усл. ед. интенсивность оптических сигналов R_{1i} на выходе транспарантов B_{1i} будет равна:

$$R_{11} = 64, R_{12} = 8, R_{13} = 1$$

К входам оптических пороговых устройств второй группы подключаются сигналы:

- сигналы X_2 и X_3 подключаются к пороговому устройству F_{21} ;
- сигналы X_1 и X_3 подключаются к пороговому устройству F_{22} ;
- сигналы X_1 и X_2 подключаются к пороговому устройству F_{23} .

При подаче на вход транспарантов второй группы оптических сигналов интенсивностью 1 усл. ед. интенсивность оптических сигналов R_{2i} на выходе транспарантов B_{2i} будет равна:

$$R_{21} = 144, R_{22} = 60, R_{23} = 18$$

К входам оптического порогового устройства третьей группы подключаются сигналы:

- сигнал X_1 и X_2 и X_3 подключается к пороговому устройству F_{31} .

При подаче на вход транспарантов второй группы оптических сигналов интенсивностью 1 усл. ед. интенсивность оптических сигналов R_{3i} на выходе транспарантов B_{3i} будет равна:

$$R_{31} = 48$$

На выходах транспарантов B_{ij} формируются сигналы с интенсивностями, пропорциональными произведениям отдельных бит и комбинациям бит числа X . Все выходы оптических пороговых устройств $F_{1i} \dots F_{3i}$ подключены ко входам оптического объединителя C , который осуществляет суммирование сигналов с выходов оптических пороговых устройств $F_{1i} \dots F_{3i}$. В результате на выходе оптического объединителя C формируется аналоговый оптический сигнал с интенсивностью

$$X^3 = \sum_{i=1}^{L1} R_{1i} x_i + \sum_{i<j}^{L2} R_{2i} x_i x_j + \sum_{i<j<q}^{L3} R_{3i} x_i x_j x_q \text{ усл. ед.}$$

В соответствии с этим, например, для трехразрядного числа $x=7$ (в двоичном коде 111) результат возведения в третью степень будет равен:

$$X^3 = 64x_3 + 8x_2 + 1x_1 + 144x_2x_3 + 60x_1x_3 + 18x_1x_2 + 48x_1x_2x_3 \quad (6)$$

$$X^3 = 64 + 8 + 1 + 144 + 60 + 18 + 48 = 343$$

Метод разработки оптического устройства возведения числа $X_m, \dots, X_L$ в степень n состоит из следующих этапов:

- задается степень n в которую необходимо возвести число $X_m, \dots, X_L$;
- определяются полиномиальные коэффициенты;
- определяются варианты произведений чисел в степени $K_1, \dots, K_m$ (сумма степеней равна n).
- производится упрощение полученной формулы с учетом двоичных значений $X_m, \dots, X_L$;
- определяется необходимое количество сигналов, соответствующих каждому биту X_i ;
- определяется необходимая интенсивность сигнала U_i на выходах первой группы оптических пороговых устройств F_{1i} ;
- определяется необходимость наличия (отсутствия) оптических связей между выходами оптических разветвителей S_i и входами оптических пороговых устройств F_i .

Например, для последнего элемента суммы $48x_1x_2x_3$ в формуле (6) формируются все три связи между выходами оптических разветвителей S_1, S_2, S_3 и входами оптического порогового устройства F_7 . Для первого элемента суммы $64x_3$ в формуле (5) формируется всего одна связь между выходом оптического разветвителя S_3 и входом оптического порогового устройства F_1 .

Функциональная схема оптического устройства для возведения в степень n m -разрядного двоичного числа показана на рисунке 3 и состоит из следующих элементов:

- первой группы оптических пороговых устройств F_{1i} , $i=1,2,\dots,m$ с одним входом;
- второй группы оптических пороговых устройств F_{2i} , $i=m,2,\dots,L$ с m входами;
- оптических разветвителей S_i , $i=1,2,\dots,m$;
- первой группы транспарантов B_{1i} , $i=1,2,\dots,m$;
- второй группы транспарантов B_{2i} , $i=m,2,\dots,L$;
- оптического объединителя C .

Оптическое устройство для возведения в степень n работает аналогично оптическому устройству для возведения в степень 3.

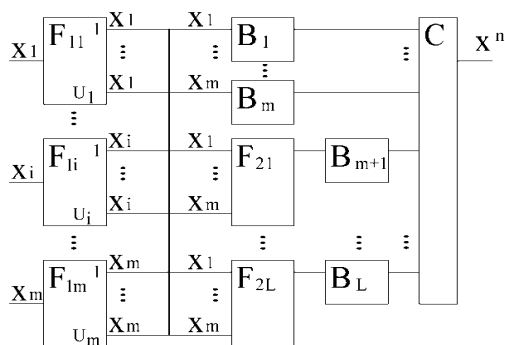


Рис. 3. Функциональная схема оптического устройства для возведения в степень n

$$X^n = \sum_{i=1}^L R_i x_1^{K_1} x_2^{K_2} \dots x_m^{K_m}$$

Полученный аналоговый сигнал на выходе устройства при необходимости может быть легко преобразован в цифровой сигнал путем применения аналого-цифрового преобразователя. Наименьшим временем преобразования на сегодняшний день обладают параллельные аналого-цифровые преобразователи с параллельным принципом действия – например, могут быть использованы оптические аналого-цифровые преобразователи параллельного действия, описанные в [18, 19]. Следует отметить, что общее время преобразования в этом случае увеличится незначительно.

Заключение

В данной работе показана необходимость в разработке новых подходов к созданию высокопроизводительных средств вычислительной техники.

Проведен анализ существующих алгоритмов увеличения скорости умножения как основной операции при возведении в квадрат и более высокие степени.

В рамках исследования были представлены теоретические основы построения быстродействующего вычислителя степени числа, представленного в двоичном коде. Предложенный способ позволяет производить вычисление результата возведения в степень без использования операции суммирования с переносом, что может значительно ускорить процесс вычисления. Способ позволяет свести к минимуму количество частных произведений на основе положений многочленной (полиномиальной) теоремы и последующей минимизации полученных уравнений.

Разработана функциональная схема оптического устройства для возведения в степень. Реализация этой схемы основана на использовании технологически отработанных оптических элементов, таких как оптические разветвители, объединители, транспаранты и другие.

Представлена методика определения перечня необходимых частных произведений. Были выведены формулы для расчёта интенсивности оптических сигналов на выходе транспарантов.

Проведён анализ производительности оптического вычислителя и показаны его основные преимущества по сравнению с традиционными электронными устройствами.

Детально изложен принцип работы, как составных элементов, так и оптического устройства для возведения в степень в целом.

Минимальное количество элементов и высокая скорость вычислений $\approx 10^{-10}$ с делают устройство возведения в степень n перспективным при построении технических средств систем связи и инфокоммуникаций.

Литература

1. Шаров В.А. Цифровая схемотехника. Нижний Новгород: Нижегородский государственный технический университет им. Р.Е. Алексеева, 2021. 114 с.
2. Кулясов П.С., Баринев Р.О. Цифровая схемотехника. Нижний Новгород: Нижегородский государственный технический университет им. Р.Е. Алексеева, 2022. 112 с.
3. Ельцов В.Ю., Федотов А.М. Методы аппаратной реализации быстродействующего умножителя для искусственных нейронных сетей // Наука настоящего и будущего. 2024. Т. 1. С. 158-161.
4. Миронов С.Э., Буренева О.И., Милакин А.Д. Анализ архитектур умножителей для аппаратной реализации нейронных сетей // III Международная конференция по нейронным сетям и нейротехнологиям (NEURONT'2022) : сборник докладов, Санкт-Петербург, 16 июня 2022 года. Санкт-Петербург: Санкт-Петербургский государственный электротехнический университет "ЛЭТИ" им. В.И. Ульянова (Ленина), 2022. С. 43-46.
5. Gayathri R., Ajith Kumar, Balaji P., Magesh P., Sridhar V. VLSI Design of Approximate Baugh-Wooley Multiplier for Image Edge Computing // International Journal of Advanced Research in Science, Communication and Technology, vol. 3(8), pp. 28-33, April 2023.
6. Mohsin S., Gowda R.J., et al. Physical Design of 64-bit Multiplier and Accumulator (MAC) Unit Using Vedic Multiplier and CLA Adder // Journal of Electrical Engineering and Electronics Design. 2023. Vol. 1, No. 1, pp. 5-9.
7. Tawfeek R.M., Elmenyawi M.A. VHDL implementation of 16x16 multiplier using pipelined 16x8 modified Radix-4 booth multiplier // International Journal of Electronics. 2023. Vol. 110, No. 6, pp. 971-985.
8. Gowreesrinivas K.V., Srinivas S., Samundiswary P. FPGA Implementation of a Resource Efficient Vedic Multiplier using SPST Adders // Engineering, Technology and Applied Science Research. 2023. Vol. 13, No. 3, pp. 10698-10702.
9. Saha A., Singh R.K., Pal D. Pair-Wise Urdhava-Tiryagbhyam (UT) Vedic Ternary multiplier // Microelectronics Journal. 2022. Vol. 119. P. 105318.
10. Putranto D.S.C., Wardhani R.W., Larasati H.T., Kim H. Space and Time-Efficient Quantum Multiplier in Post Quantum Cryptography Era // IEEE Access. 2023. Vol. 11, pp. 21848-21862.
11. Wu B., Zhang Z. Optimizing multiplier design for enhanced processor performance // Applied and Computational Engineering. 2024. Vol. 38, No. 1, pp. 280-287.
12. Neeraja B., Goud R.S.P. Design of an Area Efficient Braun Multiplier using High Speed Parallel Prefix Adder in Cadence // 2019 IEEE International Conference on Electrical, Computer and Communication Technologies (ICECCT), Coimbatore, India, 2019, pp. 1-5.
13. Stohmann J., Barke E. A universal Pezaris array multiplier generator for SRAM-based FPGAs // Proceedings International Conference on Computer Design VLSI in Computers and Processors, Austin, TX, USA, 1997, pp. 489-495.
14. Nagaraj S., Thyagarajan K., Srihari D., Gopi K. Design and Analysis of Wallace Tree Multiplier for CMOS and CPL Logic // 2018 International Conference on Computation of Power, Energy, Information and Communication (ICCPEIC), Chennai, India, 2018, pp. 006-010.

15. Chanda K., Guha S., Patra S., Karmakar A., Singh L.M., Lal Baishnab K. A 32-bit Energy Efficient Exact Dadda Multiplier // 2019 IEEE 5th International Conference for Convergence in Technology (I2CT), Bombay, India, 2019, pp. 1-4, doi: 10.1109/I2CT45611.2019.9033535.

16. Pshko A. Mohammed, Integration of self-standing X- and Y- shaped polymer coupler and splitter with single mode optical fiber – Optical Materials <https://doi.org/10.1016/j.optmat.2020.110685>

17. Гаишков С.Б. Современная элементарная алгебра в задачах и решениях. М.: МЦНМО, 2006. 328 с.

18. Sokolov S.V., Kramarov S.O., Kamenskiy V.V., Sokolova O.I. Synthesis of Waveguide-Optical Analog-to-Digital Converter for Ultra-High Speed Systems of Information // 2020 Systems of signals generating and processing in the field of on board communications. 2020, pp. 1-4.

19. Sokolov S.V., Kamenskiy V.V., Novikov A. I., Ivetic V. How to increase the analog-to-digital converter speed in optoelectronic systems of the seed quality rapid analyzer // Inventions. 2019. No 4(4). P. 61.

THE METHOD OF BUILDING OPTICAL COMPUTERS

Vladislav V. Kamenskij, Rostov State Transport University (RSTU), Rostov-on-Don, Russia, kam-vladislav@yandex.ru

Sergei V. Sokolov, Moscow Technical University of Communications and Informatics, Moscow, Russia, s.v.s.888@yandex.ru

Elena O. Lagunova, Rostov State Transport University (RSTU), Rostov-on-Don, Russia, lagunova@rambler.ru

Abstract

The necessity of developing new approaches to the creation of high-performance computing equipment capable of meeting the highest requirements of today is shown. The analysis of existing algorithms for increasing the multiplication rate as the main operation for squaring and higher powers is carried out. The existing methods are based on optimizing the transfer to the highest digit that occurs when summing partial products. As part of the study, the theoretical foundations of building a high-speed calculator of the power of a number represented in binary code were presented. The proposed method allows calculating the result of exponentiation without using the operation of summation with transfer, which can significantly speed up the calculation process. The method makes it possible to minimize the number of partial products based on the provisions of the polynomial theorem and the subsequent minimization of the resulting equations. One of the ways to significantly increase the performance of computing devices is to build devices based on optical technologies. A functional diagram of an optical device for exponentiation has been developed. The implementation of this scheme is based on the use of technologically proven optical elements such as optical splitters, connectors, transparencies, and others. A methodology for determining the list of necessary private works is presented. Formulas were derived for calculating the intensity of optical signals at the output of the transparencies. The performance of an optical computer was analyzed and its main advantages over traditional electronic devices were shown. The principle of operation of both the components and the optical device for exponentiation as a whole is described in detail. The minimum number of elements and the accelerated computing speed make the n-exponentiation device promising in the construction of technical means of communication systems and infocommunications.

Keywords: optical device for exponentiation, binary positional code, exponentiation, gigahertz range, optical splitter, transparency, optical combiner

References

- [1] V. A. Sharov, "Digital circuit engineering," Nizhny Novgorod : Nizhny Novgorod State Technical University named after R.E. Alekseev, 2021. 114 p.
- [2] P. S. Kulyasov, R. O. Barinov, "Digital circuit engineering," Nizhny Novgorod State Technical University named after R.E. Alekseev. Nizhny Novgorod: Nizhny Novgorod State Technical University named after R.E. Alekseev, 2022. 112 p.
- [3] V. Y. Yeltsov, A.M. Fedotov, "Methods of hardware implementation of a high-speed multiplier for artificial neural networks," *Science of the present and the future*. 2024. Vol. 1, pp. 158-161.
- [4] S. E. Mironov, O. I. Bureneva, A.D. Milakin, "Analysis of multiplier architectures for hardware implementation of neural networks," *III International Conference on Neural Networks and Neurotechnologies (NEURONT'2022)* : collection of reports, St. Petersburg, June 16, 2022. St. Petersburg: St. Petersburg State Electrotechnical University "LETI" named after V.I. Ulyanov (Lenin), 2022, pp. 43-46.

- [5] R. Gayathri, Kumar Ajith, P. Balaji, P. Magesh, V. Sridhar, "VLSI Design of Approximate Baugh-Wooley Multiplier for Image Edge Computing," *International Journal of Advanced Research in Science, Communication and Technology*, vol. 3(8), pp. 28-33, April 2023.
- [6] S. Mohsin, R. J. Gowda, A. Cn, S. S, "Physical Design of 64-bit Multiplier and Accumulator (MAC) Unit Using Vedic Multiplier and CLA Adder," *Journal of Electrical Engineering and Electronics Design*. 2023. Vol. 1, No. 1, pp. 5-9. DOI 10.48001/joeed.2023.115-9.
- [7] R. M. Tawfeek, M. A. Elmenyawli, "VHDL implementation of 16x16 multiplier using pipelined 16x8 modified Radix-4 booth multiplier," *International Journal of Electronics*. 2023. Vol. 110, No. 6, pp. 971-985.
- [8] K. V. Gowreesrinivas, S. Srinivas, P. Samundiswary, "FPGA Implementation of a Resource Efficient Vedic Multiplier using SPST Adders," *Engineering, Technology and Applied Science Research*. 2023. Vol. 13, No. 3, pp. 10698-10702.
- [9] A. Saha, R. K. Singh, D. Pal, "Pair-Wise Urdhava-Tiryagbhyam (UT) Vedic Ternary multiplier," *Microelectronics Journal*. 2022. Vol. 119. P. 105318. DOI 10.1016/j.mejo.2021.105318.
- [10] D. S. C. Putranto, R. W. Wardhani, H. T. Larasati, H. Kim, "Space and Time-Efficient Quantum Multiplier in Post Quantum Cryptography Era," *IEEE Access*. 2023. Vol. 11, pp. 21848-21862.
- [11] B. Wu, Z. Zhang, "Optimizing multiplier design for enhanced processor performance," *Applied and Computational Engineering*. 2024. Vol. 38, No. 1, pp. 280-287.
- [12] B. Neeraja and R. S. P. Goud, "Design of an Area Efficient Braun Multiplier using High Speed Parallel Prefix Adder in Cadence," *2019 IEEE International Conference on Electrical, Computer and Communication Technologies (ICECCT)*, Coimbatore, India, 2019, pp. 1-5.
- [13] J. Stohmann and E. Barke, "A universal Pezaris array multiplier generator for SRAM-based FPGAs," *Proceedings International Conference on Computer Design VLSI in Computers and Processors*, Austin, TX, USA, 1997, pp. 489-495.
- [14] S. Nagaraj, K. Thyagarajan, D. Srihari and K. Gopi, "Design and Analysis of Wallace Tree Multiplier for CMOS and CPL Logic," *2018 International Conference on Computation of Power, Energy, Information and Communication (ICCPEIC)*, Chennai, India, 2018, pp. 006-010.
- [15] S. Chanda, K. Guha, S. Patra, A. Karmakar, L. M. Singh and K. Lal Baishnab, "A 32-bit Energy Efficient Exact Dadda Multiplier," *2019 IEEE 5th International Conference for Convergence in Technology (I2CT)*, Bombay, India, 2019, pp. 1-4.
- [16] Pshko A. Mohammed, "Integration of self-standing X- and Y- shaped polymer coupler and splitter with single mode optical fiber," *Optical Materials*.
- [17] S. B. Gashkov, Modern elementary algebra in problems and solutions. Moscow: ICNMO, 2006. 328 p.
- [18] Sokolov S.V., Kramarov S.O., Kamenskiy V.V., Sokolova O.I., "Synthesis of Waveguide-Optical Analog-to-Digital Converter for Ultra-High Speed Systems of Information," *2020 Systems of signals generating and processing in the field of on board communications*. 2020, pp. 1-4.
- [19] S. V. Sokolov, V. V. Kamensky, A. I. Novikov, V. Ivetic, "How to increase the analog-to-digital converter speed in optoelectronic systems of the seed quality rapid analyzer," *Inventions*. 2019. No 4(4). P 61.